

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-311730

(43) 公開日 平成6年(1994)11月4日

(51) Int.Cl.⁵

識別記号

庁内整理番号

F I

技術表示箇所

H 0 2 M 1/14

8325-5H

H 0 3 H 7/075

Z 8321-5J

審査請求 未請求 請求項の数 2 O L (全 3 頁)

(21) 出願番号 特願平5-94624

(22) 出願日 平成5年(1993)4月21日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 佐藤 光男

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 臼井 喜則

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 伊東 忠彦

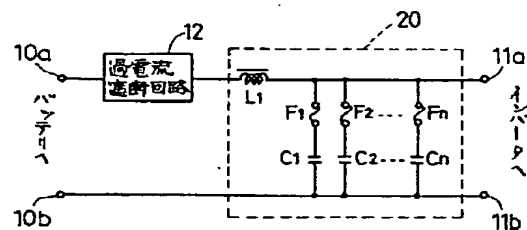
(54) 【発明の名称】 電源フィルタ回路

(57) 【要約】

【目的】 本発明は電源フィルタ回路に関し、コンデンサの個数を減少でき、小型化及び重量低減を可能とすることを目的とする。

【構成】 チョークコイル (L_1) は、スイッチング電源回路に接続される一対の端子 (11a, 11b) のうち一方の端子 (11a) に接続された複数のコンデンサ ($C_1 \sim C_n$) は上記一対の端子間に並列に接続される。複数のヒューズ ($F_1 \sim F_n$) は、上記複数のコンデンサ ($C_1 \sim C_n$) と直列に接続され、各コンデンサのショート時に熔断する。

本発明回路の回路図



【特許請求の範囲】

【請求項1】 スイッチング電源回路に接続される一対の端子(11a, 11b)のうち一方の端子(11a)に接続されたチョークコイル(L_1)と、上記一対の端子間に並列に接続される複数のコンデンサ($C_1 \sim C_n$)と、上記複数のコンデンサ($C_1 \sim C_n$)と直列に接続され、各コンデンサのショート時に熔断する複数のヒューズ($F_1 \sim F_n$)とを有することを特徴とする電源フィルタ回路。

【請求項2】 請求項1記載の電源フィルタ回路において、複数のヒューズ夫々について複数の並列接続されたコンデンサ(F_{i-1}, F_i, F_{i+1})を接続することを特徴とする電源フィルタ回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は電源フィルタ回路に関し、電源とスイッチング電源回路との間に設けられる電源フィルタ回路に関する。

【0002】

【従来の技術】 従来より、人工衛星用、海中中継器用等の保守が不可能な機器の高信頼電源に設けられる電源フィルタ回路として図3に示す回路がある。図3において、端子10a, 10bはバッテリーに接続され、端子11a, 11bはスイッチング電源回路であるインバータに接続されている。

【0003】 端子10aは過電流遮断回路12及び電源フィルタ回路14のチョークコイル L_1 を介して端子11aに接続されている。端子10bは端子11bに接続され、端子11a, 11b間には電源フィルタ回路14のコンデンサ $C_1 \sim C_n$ が接続されている。コンデンサ C_1, C_2 と、 C_3, C_4 と、 C_5, C_6 と、 C_7, C_8 とは夫々直列接続され、これら4つの直列接続回路が並列に端子11a, 11b間に接続、つまりシリアル・パラレル接続されている。この電源フィルタ回路14はインバータのスイッチングにより発生したリップルを除去している。

【0004】

【発明が解決しようとする課題】 従来は過電流遮断回路12を設けているものの、コンデンサ $C_1 \sim C_n$ としてタンタルコンデンサを使用し、各コンデンサのオープン・ショートの事故に対する耐久性を向上させるためにシリアル・パラレル接続を採用している。

【0005】 しかし、上記シリアル・パラレル接続はコンデンサの個数が多くなり、電源容量の増大に伴ってコンデンサ個数は数十個必要となり、大型化し、重量増大が問題となっていた。

【0006】 本発明は上記の点に鑑みなされたもので、コンデンサの個数を減少でき、小型化及び重量低減が可

能な電源フィルタ回路を提供することを目的とする。

【0007】

【課題を解決するための手段】 本発明の電源フィルタ回路は、スイッチング電源回路に接続される一対の端子のうち一方の端子に接続されたチョークコイルと、上記一対の端子間に並列に接続される複数のコンデンサと、上記複数のコンデンサと直列に接続され、各コンデンサのショート時に熔断する複数のヒューズとを有する。

【0008】 また、複数のヒューズ夫々について複数の並列接続されたコンデンサ(F_{i-1}, F_i, F_{i+1})を接続する。

【0009】

【作用】 本発明においては、2つのコンデンサを直列接続した回路を互いに並列に接続する代わりに、コンデンサとヒューズとを直列接続した回路を互いに並列接続して、ヒューズに比して大型かつ重量の大きなコンデンサの個数を減少させ、回路全体の小型化及び重量軽減を行なう。

【0010】

【実施例】 図1は本発明回路の一実施例の回路図を示す。同図中、図3と同一部分には同一符号を付す。

【0011】 図1において、端子10a, 10bはバッテリーに接続され、端子11a, 11bはスイッチング電源回路であるインバータに接続されている。

【0012】 端子10aは過電流遮断回路12及び電源フィルタ回路20のチョークコイル L_1 を介して端子11aに接続されている。端子10bは端子11bに接続されている。過電流遮断回路12としては端子10a, 10b間の電流が所定値 i_{max} を越えたとき遮断する電子回路、又は電流が所定値 i_{max} を越えると熔断するヒューズ等である。

【0013】 端子11a, 11b間にはヒューズ $F_1 \sim F_n$ (n は例えば10から数十程度の整数) 夫々にコンデンサ $C_1 \sim C_n$ を夫々直列接続した n 個の直列接続回路が互いに並列に接続されて、チョークコイル L_1 と共に電源フィルタ回路20を構成している。コンデンサ $C_1 \sim C_n$ 夫々は互いに同一の静電容量を持つタンタルコンデンサが使用され、ヒューズ $F_1 \sim F_n$ は金属被膜を用いたサーメット型ヒューズを使用する。このヒューズ $F_1 \sim F_n$ 夫々の熔断電流値は所定値 i_{max} より小とされている。サーメット型ヒューズはタンタルコンデンサに対して体積で数分の一、重量で十数分の一であり、これによって電源フィルタ回路20は $n=4$ としたとき、従来の電源フィルタ回路14に対して小型かつ軽量となる。

【0014】 ここで、コンデンサ C_i ($1 \leq i \leq n$) がショートした場合は、ヒューズ F_i に過電流が流れ、この過電流がヒューズ F_i の熔断電流値を越えたときヒューズ F_i が熔断してコンデンサ C_i を端子11a, 11b間から切離す。これによって端子11a, 11b間の

静電容量は減少するが過電流遮断回路12が導通しているので電源フィルタ回路20の動作は継続し、保守の必要がない。

【0015】ところで、 n が大なる場合は、図2に示す如く、互いに並列接続された複数のコンデンサ C_{i-1} 、 C_i 、 C_{i+1} をヒューズ F_i に接続した回路を互いに並列に端子11a、11b間に接続することにより、ヒューズの個数を減少しても良い。これにより、更に小型化及び重量軽減が可能となる。

【0016】

【発明の効果】上述の如く、本発明の電源フィルタ回路によれば、コンデンサの個数を減少でき、小型化及び重

量低減が可能となり、実用上きわめて有用である。

【図面の簡単な説明】

【図1】本発明回路の回路図である。

【図2】本発明回路の変形例の回路図である。

【図3】従来回路の回路図である。

【符号の説明】

10a、10b、11a、11b 端子

12 過電流遮断回路

20 電源フィルタ回路

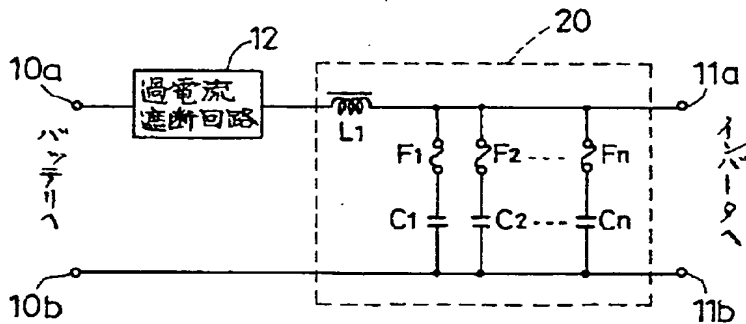
10 $C_1 \sim C_n$ コンデンサ

$F_1 \sim F_n$ ヒューズ

L_1 チョークコイル

【図1】

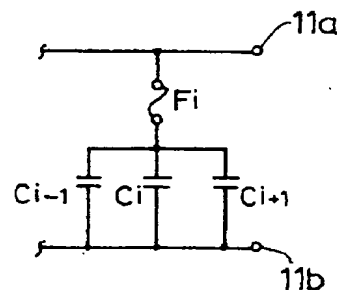
本発明回路の回路図



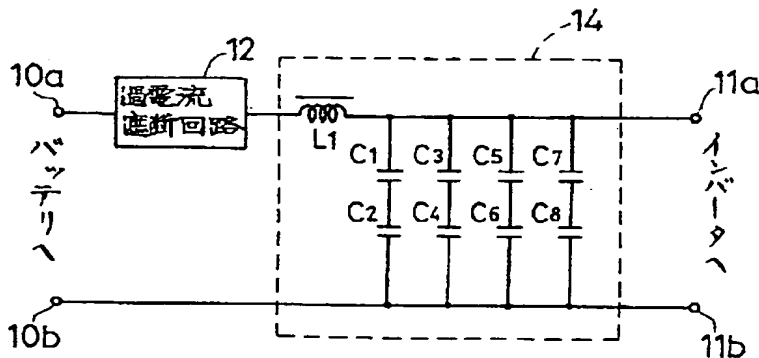
【図2】

【図2】

本発明回路の変形例の回路図



従来回路の回路図



THIS PAGE BLANK (USPTO)